

## 32. Workshop Testmethoden und Zuverlässigkeit von Schaltungen und Systemen

### TUZ 2020 Vorläufiges Technisches Programm

#### Sonntag, 16. Februar 2020

17:00 – 21:00 Anreise, Registrierung

18:00 – 20:00 Abendessen

20:00 – 21:00 Sitzung der Fachgruppe

#### Montag, 17. Februar 2020

8:30 – 9:00 Registrierung

9:00 – 10:00 Eröffnung und Keynote 1

Sitzungsleitung: Daniel Tille, Infineon Technologies

9:00 Begrüßung durch Organisatoren

9:15 Keynote

Automotive Security and Safety Automation: Challenges and Opportunities  
*Paul Duplys, Bosch Corporate Research, Stuttgart*

10:00 – 10:30 Kaffeepause

10:30 – 12:00 Sitzung 1: Fehlertoleranz

Sitzungsleitung: Sybille Hellebrand, Universität Paderborn

10:30 Emulation of Neural Networks under Hardware Faults  
*Fin Hendrik Bahnsen, Goerschwin Fey, Vanessa Klebe, TU Hamburg*

11:00 Bewertung der Kombination verschiedener Fehlertoleranzmaßnahmen in einem dynamisch geplanten Prozessor  
*Mario Schölzel, Hochschule Nordhausen*

11:30 Schnelle 1-Bit Korrektur und Mehrbitfehlererkennung mit BCH-Codes  
*Christian Schulz-Hanke, Universität Potsdam*

12:00 – 13:30 Mittagessen

13:30 – 14:00 Sitzung 2: Zuverlässigkeit und funktionale Sicherheit

Sitzungsleitung: Stephan Eggersglüß, Mentor, a Siemens Business

13:30 Multi-Frequency Method for Testing the Hidden Interconnect Defects  
*Somayeh Sadeghi-Kohan und Sybille Hellebrand, Universität Paderborn*

14:00 – 14:30 Invited Talk

14:30 Graduate School Intelligent Methods for Test and Reliability  
*Hans-Joachim Wunderlich, Universität Stuttgart*

14:30 – 16:00 Kaffeepause und Poster

Power-Layout-Aware Test Pattern Re-scheduling  
*Harshad Dhotre<sup>1,2</sup>, Stephan Eggersglüß<sup>3</sup> and Rolf Drechsler<sup>1,2</sup>, <sup>1</sup>Universität Bremen, <sup>2</sup>DFKI GmbH, <sup>3</sup>Mentor, A Siemens Business, Germany*

Hardware/Software Co-Verifizierungsplattform für eingebettete Multiprozessoren

*Aleksandar Simevski<sup>1</sup> und Milos Krstic<sup>1,2</sup>, <sup>1</sup>IHP-Leibniz-Institut für innovative Mikroelektronik, Frankfurt (Oder), <sup>2</sup>Universität Potsdam*

Implementierung einer TDL als Xtext-Sprache

*Martin Schulze, Tobias Krawutschke und Georg Hartung, Technische Hochschule Köln*

Negative Capacitance Transistor to Rescue Technology Scaling

*Sami Salamin, Martin Rapp, Jörg Henkel und Hussam Amrouch, Karlsruhe Institute of Technology*

The Graduate School Intelligent Methods for Test and Reliability

*Dirk Pflüger<sup>1</sup>, Ilija Polian<sup>1</sup>, Jochen Rivoir<sup>2</sup>, Matthias Sauer<sup>2</sup>, Hans-Joachim Wunderlich<sup>1</sup>, <sup>1</sup>Universität Stuttgart, <sup>2</sup>Advantest Europe GmbH*

Intelligent Post Silicon Validation

*Tomas Ertl, Steffen Koch, Andres Lalama, Yiwen Liao, Dirk Pflüger, Daniel Weiskopf, Bin Yang, Universität Stuttgart*

System Level Test

*Jens Anders, Steffen Becker, Ilija Polian, Stefan Wagner, Universität Stuttgart*

Software Test Suite Optimization for Complex High Data-Volume Software

*Stefan Wagner, Steffen Becker, André van Hoorn, Universität Stuttgart*

### 16:00 – 17:30 Sitzung 3: Security

Sitzungsleitung: Sebastian Huhn, Universität Bremen und DFKI

16:00 Efficient and Secure Post-Quantum Protected Automotive Systems

*Tim Fritzmann<sup>1</sup>, Jonas Vith<sup>2</sup> und Johanna Sepulveda<sup>3</sup>, <sup>1</sup>TU München, <sup>2</sup>Rohde und Schwarz, <sup>3</sup>Airbus Defense*

16:30 Mixed-Signal IP Protection Against Piracy Based on Logic Locking

*Julian Leonhard<sup>1</sup>, Marie-Minerve Louerat<sup>1</sup>, Hassan Aboushady<sup>1</sup>, Ozgur Sinanoglu<sup>2</sup> und Haralampos-G. Stratigopoulos<sup>1</sup>, <sup>1</sup>Sorbonne Universite, CNRS, LIP6, Paris, <sup>2</sup>New York University Abu Dhabi*

17:00 Early Assessment of Fault Sensitivity Attacks Against Secure Circuits

*Felipe Valencia<sup>1</sup>, Ilija Polian<sup>2</sup> und Francesco Regazzoni<sup>1</sup>, <sup>1</sup>Università della Svizzera Italiana, <sup>2</sup>Universität Stuttgart*

### 18:00 Abendveranstaltung und Abendessen

### Dienstag, 18. Februar 2020

### 9:00 – 10:00 Keynote 2

Sitzungsleitung: Bernd Becker, Universität Freiburg

Prototype or Golden Model – what if Formal Methods took the lead in ESL-based design flows?

*Wolfgang Kunz, TU Kaiserslautern*

### 10:00 – 10:30 Kaffeepause

### 10:30 – 12:00 Sitzung 4: Test von analogen und Hochfrequenzschaltungen

Sitzungsleitung: Jürgen Schlöffel, Mentor, a Siemens Business

10:30 Coverage-Directed Stimuli Generation for Characterization of RF Amplifiers

*Muhammad Hassan<sup>1,2</sup>, Daniel Grosse<sup>1,2</sup>, Ahmad Asghar<sup>1</sup> und Rolf Drechsler<sup>1,2</sup>, <sup>1</sup>DFKI GmbH Bremen, <sup>2</sup>Universität Bremen*

11:00 SymBIST: Symmetry-based Analog/Mixed-Signal BIST

*Antonios Pavlidis<sup>1</sup>, Marie-Minerve Louerat<sup>1</sup>, Eric Faehn<sup>2</sup>, Anand Kumar<sup>3</sup> und Haralampos-G. Stratigopoulos<sup>1</sup>, <sup>1</sup>Sorbonne Universite, CNRS, LIP6, Paris, <sup>2</sup>ST Microelectronics, Crolles, <sup>3</sup>ST Microelectronics, Greater Noida*

11:30 Flexible PXI-Plattform für Evaluierung und Test von HF- und UHF-RFID-Sensorsystemen

*Björn Bieske, Tom Reinhold und Jun Tan, IMMS GmbH, Ilmenau*

### 12:00 – 12:30 Workshop-Abschluss, Vorstellung TUZ 2021

### 12:30 – 14:00 Mittagessen, anschließend Abreise